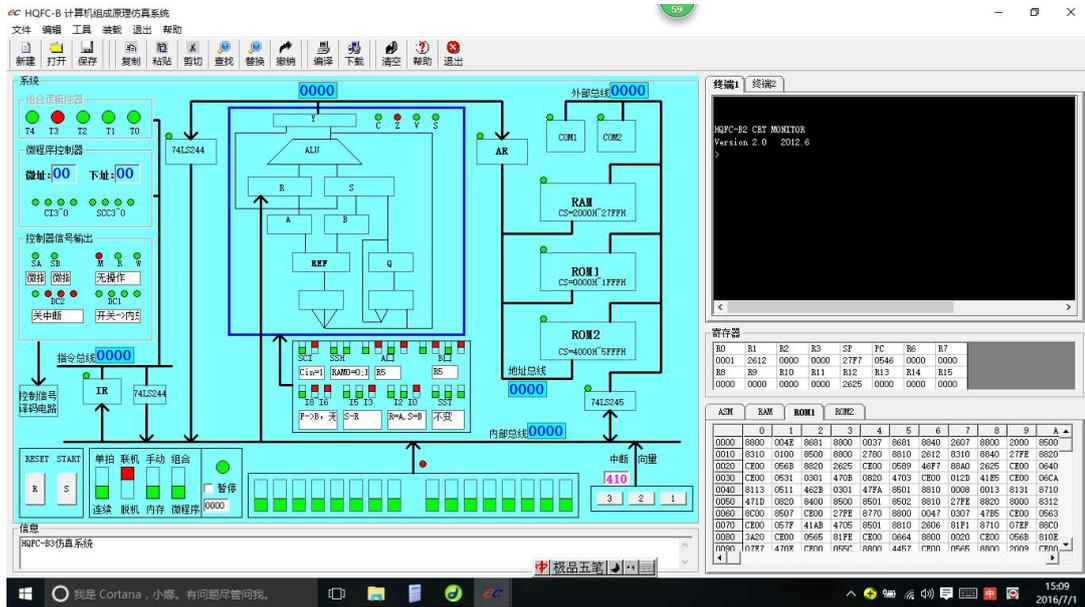


HQFC-B 计算机组成原理仿真系统 宣传资料



HQFC-B 是 16 位机教学系统。适用于本科、硕士研究生的计算机组成原理的教学实验。该系统有自己的指令系统和监控程序，能可以进行联机操作和执行比较完整的程序。实验系统分成主要的两个部分：一部分采用模块化的结构(运算器、控制器、主存储器、I/O 接口和中断)构成一台完整的模型计算机，支持组合逻辑控制器和微程序控制器两种控制器方案

一、主要技术指标

- 1、机器字长 16 位，即运算器、主存、数据总线、地址总线均是 16 位。
- 2、指令系统支持多种基本寻址方式。其中部分指令已实现，用于设计监控程序和用户的常规汇编程序，尚保留多条指令供用户自己实现。
- 3、3 组存储器
- 4、运算器模拟 AM2901 运算功能，ALU 实现 8 种算术与逻辑运算功能，内部包括 16 个双端口读出、单端口写入的通用寄存器，和一个能自行移位的乘商寄存器。设置 C、Z、V、S 四个状态标志位。
- 5、控制器采用微程序和硬布线两种控制方案实现，用户可根据自己的需要选择。
- 6、系统上模拟 2 路 INTEL8251 串行接口功能，地直接连接到 2 组仿终端接口。
- 7、系统可完成三级中断实验和中断嵌套实验。
- 8、提供最齐全的设计、实现、操作使用的资料。包括逻辑图、可编程器件的逻辑内容，指令格式与功能，微指令格式及微程序清单，组合逻辑的指令执行流程表及化简后的全部逻辑表达式，监控程序的源码等内容，还包括对上述内容必要的文字说明
- 9、提供配套的教师用书，把一些在讲课中应强调的内容，各基本实验项目的参考答案等汇集在一起，给出各基本实验的详细操作步骤，以减轻讲课与辅导实验教师的备课负担。
- 10、运算器和微程序控制器、硬布线控制器、监控系统都可以由用户实验现自己的。

二、实验内容

HQFC-B 仿真系统支持的实验分为基本实验和可选实验，基本实验指学习计算机组成原理课通常要完成的实验项目，通过这些实验可达到学习基本原理和训练基本技能的目的。可选实验是指教学机支持的那些难度较大需要较长时间完成的实验项目，这些实验可作为课程设计的内容或用作毕业设计的题目。

(一) 基本实验

- 1、基础汇编语言程序设计
- 2、脱机运算器实验
- 3、组合逻辑控制器实验
- 4、主存储器实验
- 5、串行口输入输出实验
- 6、中断实验
- 7、微程序控制器实验

(二) 可选实验（课程设计、毕业设计）

- 1、组合逻辑控制器增加扩展指令
- 2、设计与实现一套全新指令系统的微程序控制器
- 3、设计与实现一套全新指令系统的组合逻辑控制器